



MEMS 触覚センサ向け機械学習のための FPGA による SNN パーセプトロン実装

Implementation of SNN Perceptron for MEMS Tactile Sensor on FPGA

青木雅典¹⁾, 土橋嬉真花¹⁾, 安藤潤人¹⁾, 寒川雅之²⁾, 秋田純一³⁾, 野間春生¹⁾

Masanori AOKI, Kimika TSUCHIHASHI, Mitsuhiro ANDO,

Masayuki SOHAWA, Junichi AKITA, and Haruo NOMA

1) 立命館大学 情報理工学部 (〒 525-8577 滋賀県草津市野路東 1-1-1, ri0076kk@ed.ritsumeai.ac.jp)

2) 新潟大学 工学部 (〒 950-2181 新潟市西区五十嵐 2 の町 8050, sohawa@eng.niigata-u.ac.jp)

3) 金沢大学 理工学域 (〒 920-1192 石川県金沢市角間町, akita@is.t.kanazawa-u.ac.jp)

概要: ヒトの触覚は、柔軟かつ広範囲でセンシング可能な感覚である。我々は、現在開発している MEMS 触覚センサを活用し、ヒトの触覚における神経ネットワークを模倣することで、高性能な触覚センサを実現できると考えた。先行研究では、触覚センサのデータをソフトウェア上のニューラルネットワークに取り込み、認識システムを構築していた。得られた触覚情報をリアルタイムに処理し行動を決定するヒトの神経ネットワークと比較して、この方式は処理速度や消費電力の観点から高コストなシステムとなる。そこで、本研究では FPGA 上に小規模なニューラルネットワークを実装し、多チャンネルな触覚センサ情報の次元削減を行い、よりヒトの神経ネットワークに近い構造で触覚センサの認識システムを構築する。本稿では、ハードウェア機械学習の一例として SNN パーセプトロンを構成し、これを組み合わせることで基本的な非線形分離である XOR 回路での実装を通して MEMS 触覚センサの活用について検討を行った。

キーワード: 触覚, センサ, FPGA, Spiking Neural Network

1. はじめに

ヒトの触覚は、対象物に触れながら押す・撫でるなどのアクションによって、その物体の表面特性や極めて小さな歪みを感じ心地として検出できる豊かな感覚である。すでに視覚分野では、ヒトの網膜構造を模倣して高性能なイメージセンサと認識システムが実現されているように、ヒトの受容器と処理系を手本にセンサを開発することで、ヒトと同様あるいはそれ以上の性能を誇るセンシングデバイスが実現可能であると考えられる。そこで、本研究では、ヒトの触覚器官のように多くの受容器に対して高い応答性能を備えた、広範囲でセンシング可能な機械触覚システムの実現を目的とする。

ヒトの触覚受容器は 1 cm^2 あたりに数百存在し、100-200Hz で感度が最も高くなるとされる [1]。よって、ヒトの触覚受容器を人工的に再現するには、同密度でセンサを分布させ、およそ 500 Hz 以上の速さで信号をサンプリングし、リアルタイムに処理することが求められる。本研究では、数百の MEMS 触覚センサから得られたデータをハードウェア上でリアルタイムに処理することで、ヒトと同等あるいはそれ以上の性能を持った触覚センシングシステムを構築を目指す。本稿では、その基礎技術となる Spiking

Neural Network (SNN) による単純パーセプトロンを Field Programmable Gate Array (FPGA) 上に実装し、それらを組み合わせることで構成した XOR 回路の結果から、SNN のハードウェア実装と MEMS 触覚センサの可能性を検討した。

2. 触覚センサシステムとその課題

2.1 MEMS 触覚センサ

我々の研究グループが開発した MEMS 触覚センサを図 1 に示す。このセンサは、先端がわずかに持ち上がったマイクロカンチレバーを複数並べ、エラストマで覆う構造となっている。エラストマに外力が加わることで内部のマイクロカンチレバーが変形し、電気抵抗が変化する仕組みである。

2.2 従来方式における課題

センサから読み出し回路を経て触覚情報を抽出するまでの構成を図 2 に示す。先行研究 [2] では、アナログ回路を用いてセンサ信号の検出を行っていた。カンチレバーの抵抗値変化が小さいことから、触覚センサはホイートストンプリッジによって駆動した。触覚センサから検出した信号は、図 2(a) のようにアナログアンプで増幅され、AD コンバータでデジタル値に変換した上でソフトウェアによって処理

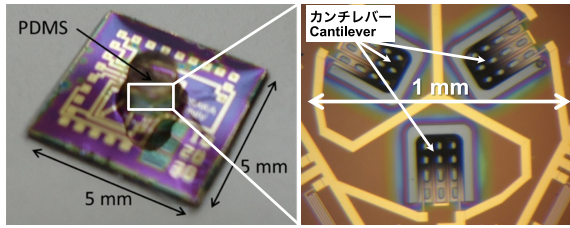


図 1: MEMS 触覚センサ

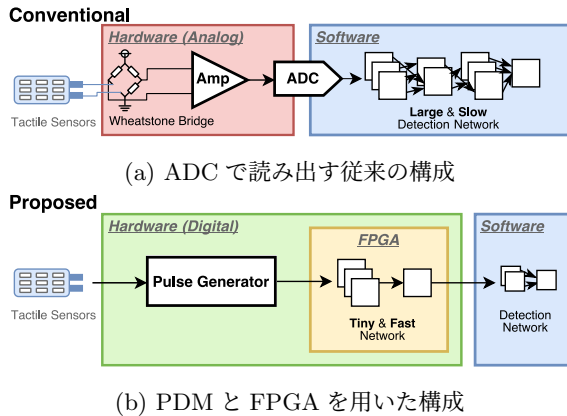


図 2: 従来構成との比較

される。この方式では、センサを多数配置した際にアンプや AD コンバータ周辺の複雑な配線が増加し、回路規模や電力の面で課題が残る。また、逐次処理によるソフトウェアでは複数のセンサ入力値を同時に処理することができないため、触覚センサを多数配置すると計算量の増大に繋がり、処理の遅れが無視できなくなる。

2.3 本研究でのシステム構成

ヒトの神経ネットワークでは、神経スパイクによって神経細胞間の情報伝達が行われている [3]。神経スパイクのようにパルスの発火頻度によって情報を表現する手法は、電位によってセンサ値を表現するアナログ方式と比べてデジタル回路との相性が良い。そこで本研究では、触覚センサの読み出し回路を図 2(b) のように変更し、カンチレバーの抵抗値変化を Pulse Density Modulation (PDM) として出力させる。この方式では、典型的な弛張発振回路を用いることで抵抗変化をパルス密度として出力する。センサ値を読み出すため、アナログアンプや AD コンバータが不要となり回路規模の縮小や省電力化につながる。また、多数のセンサ情報を高速かつ並列に処理することが求められる上流層では FPGA 上の小規模なネットワークによって特徴抽出を行い、より高度な認識処理については後段のソフトウェアで実現する。これにより、触覚センサをリアルタイムに処理可能な小規模かつ省電力なシステムを実現できる。

2.4 スパイクングパーセプトロンの実装

パルスによってデータを表すスパイクングパーセプトロンは、FPGA 上に構築する SNN の基礎技術となる。ここでは、図 4 のようなパルス密度による 2 入力 1 出力の単純パーセプトロンを考える。入出力データである x_0, x_1, y は、

図 3 のようにパルス密度によってデータを表す。本研究では、パルス密度 d を式 1 のように定義した。

$$\begin{cases} d_{min} = 5 \text{ pulse/ms} \\ d_{max} = 50 \text{ pulse/ms} \end{cases} \quad (1)$$

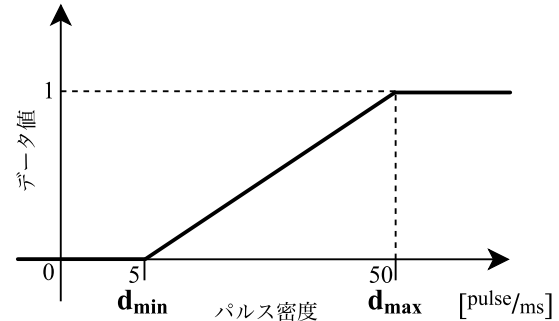


図 3: パルス密度と表す値の関係

従来の人工パーセプトロンでは、 x_i で表されたデータに対して重みパラメータ w_i を乗算し、それらとバイアス値 θ の総和を活性化関数 h に渡している。本提案では、データはパルスとして受け渡されるため、ノードには入力パルス数から数値への変換と、演算結果をパルスへと変換する仕組みが必要となる。そこで図 5 に示す構造でパーセプトロンの実装を行った。

入力パルス数から数値への変換を行う「sig2cnt」ブロックの動作原理を図 6 に示す。このブロックでは、入力にパルスが印加されたタイミングで内部カウンタ pulse_count を w_i 増減させる。サンプリング時間を sample_count によって管理し、入力パルスによって増減したカウンタ値は次のフレームで pulse_density として出力され、次段のブロックへ渡される。このように、パルス毎に加算を繰り返すことで重みパラメータの乗算を実現している。

活性化関数 h は ReLU 関数に上限値 ceiling を設けた。これにより、意図せぬカウンタのオーバーフローを防いでいる。

$$h(x) = \begin{cases} 0 & (x < \theta) \\ x & (\theta \leq x < ceiling) \\ ceiling & (ceiling \leq x) \end{cases} \quad (2)$$

3. 実装結果

3.1 FPGA 上の SNN パーセプトロン実装

FPGA は Anlogic Technologies EG4S20 を搭載した Sipeed 社の開発ボード「Tang Primer」(図 7) を使用した。回路設計は Verilog HDL にて行い、FPGA 上で回路を動作させた状態の出力波形をオシロスコープにて確認した。FPGA には、入力として 2 つのタクトスイッチを接続した。モジュール「btn2pulse」によって、接続したスイッチの HIGH/LOW 状態がパルスに変換され SNN パーセプトロンへ入力される。これにより、2 つのスイッチの入力状態の組み合わせと出力波形からパーセプトロンが想定通り動作しているか確認できた。

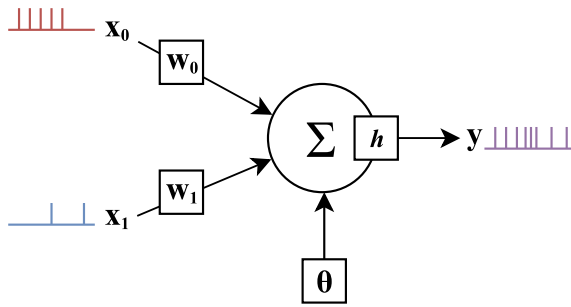


図 4: スパイクングを用いたパーセプトロン

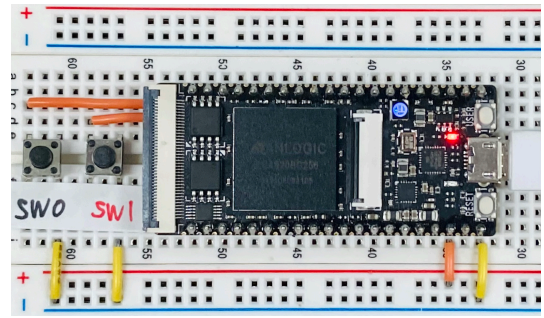


図 7: Tang Primer と周辺回路

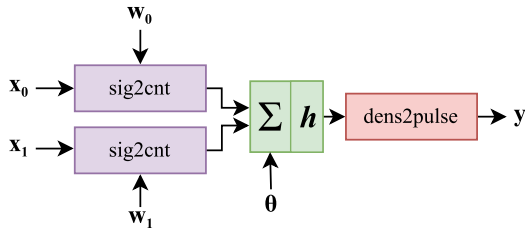


図 5: ノードの構造

表 1: AND, OR, NAND に相当するパラメータ

動作	W_0	W_1	θ
AND	8	8	-400
OR	5	5	-100
NAND	-5	-5	400

3.2 線形分類器の実装

はじめに, FPGA 上に設計した SNN パーセプトロンのうち, W_0, W_1, θ のパラメータを手動設定し, 線形分類器である 2 入力 AND, OR, NAND として動作させた. 設定した各パラメータの値を表 1 に示す.

3.3 多層パーセプトロンによる XOR 実装

作成した AND, OR, NAND の単純パーセプトロンを組み合わせることで, 非線形分離である XOR を構成した. 各ニューロンの構成を図 8 に示す.

3.4 動作結果

実装した各パーセプトロンの動作を図 9 に示す. 2 入力のスイッチ入力状態および SNN パーセプトロンの出力パルスをおシロスコープにて確認した. 図中黄色線の CH1 および青線の CH2 が入力値, 紫線の CH3 が SNN パーセプトロンからの出力パルスである. 出力パルスが疎である区間が 0, 密である区間が 1 を表している. ただし, 図中のパルスの密度については, オシロスコープの表示縮尺上, 実際のパルスよりも少なく表示されている. 各回路ともに想定した論理ゲートと同様の出力が得られていることが確認できた.

また, XOR として動作する多層パーセプトロンを実装した際の FPGA リソース使用率を表 2 に示す. 3 つのノード

を構成した状態でルックアップテーブル (LUTs) を 6.5% 程度, レジスタ (Reg) を 1.4% 程度使用している. 論理合成によって回路の共有などが発生するため単純には計算できないが, Tang Primer 上では 45 ノード程度のネットワークが構成可能であると推測される. また, より大きな回路を構成可能な FPGA を使用することで, さらに複雑なネットワークも実装可能と考えられる.

4. まとめと展望

本稿では, スパイクを用いてデータを表す SNN パーセプトロンを FPGA 上に構築し, AND, OR, NAND 回路として動作させた. また, これらを組み合わせることで複数ニューロンによる非線形分離である XOR 回路の実装が可能であることを確認した.

ヒトの神経ネットワークに見られるように, 多数の受容器から得られる情報は階層的に並列処理されていると考えられる. 触覚センサの処理システムも同様に, ネットワークの上流層を高速かつ並列に処理可能なハードウェアによって構成することで, 後段のソフトウェア処理による拡張性を維持しながら, より多くのセンサを駆動することが可能となる. また, ヒトの神経ネットワークでは自律的なネットワーク更新が行われる一方で, 受容器に近い上流ネットワー

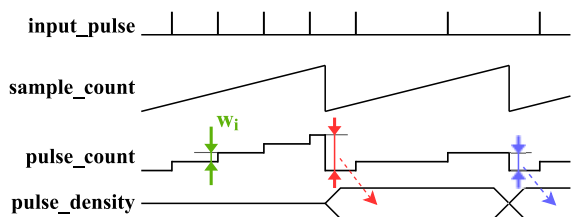


図 6: sig2cnt の動作

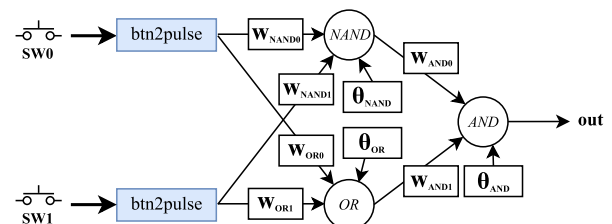


図 8: 複数ニューロンによる XOR の構成

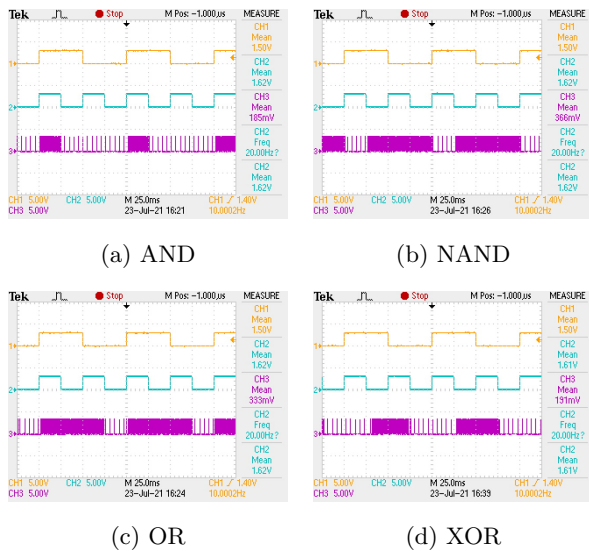


図 9: 各回路での入力パターンに対する出力パルス

表 2: XOR 構成時の FPGA リソース使用率

Resource	Used/Available	Utilization
LUTs	1,270 out of 19,600	6.48%
Reg	280 out of 19,600	1.43%

クでは逆伝搬による学習などの仕組みは行われていないと考えられる。そこで、本研究の実装では FPGA 上のネットワークをソフトウェア上でエミュレートし、学習を進めたパラメータをハードウェア上に焼き込む、あるいはパラメータの更新を行うといった方式でネットワークの学習を進める。

本稿では、第一次ニューラルネットワークブームにおいて実現されたパーセプトロンモデルを FPGA 上の SNN パーセプトロンによって実装した。今後はネットワークの学習結果を FPGA 上に反映させることで第二次ニューラルネットワークブーム以降に発展したネットワーク構造もハードウェア上に構成できると考える。また、入力パルスによるイベント駆動の SNN[4] といった概念を取り入れることで、各ニューロンが非同期リアルタイムに活動するネットワークの実装が可能であると考えられる。

しなやかで繊細なヒトの触覚は、細かな素材特性を感覚的に捉えることが可能な重要な感覚器官である。今後も MEMS 触覚センサとその処理システムについて研究を進め、我々の身体に存在する触覚により近い触覚センシングシステムを実現する。

参考文献

- [1] 下条誠：皮膚感覚の情報処理，計測と制御，41 巻，10 号，pp. 723-727，2002.
- [2] 岡田一志，下江輝，大井翔，松村耕平，寒川雅之，杉山治，野間春生：ヒトを模した人工触覚の触り動作における素材識別率を向上させる学習モデルの研究，インタラクシオン 2020 論文集，pp. 133-142，2020.
- [3] 河野 崇：次世代人工知能へのアプローチ：シリコン神経ネットワーク，情報管理，2017-2018，60 巻，7 号，pp.461-470，公開日 2017/10/01.
- [4] Daniel Neil and Shih-Chii Liu：“Minitaur, an Event-Driven FPGA-Based Spiking Network Accelerator”, IEEE Transactions on Very Large Scale Integration (VLSI) Systems, vol. 22, no. 12, pp. 2621-2628, Dec. 2014